

**지역산업맞춤형 혁신프로젝트
미스매칭 일자리창출 사업**

새로운 경기 ◀ 공정한 세상

반도체 설계 R&D 연구원 양성 교육생 모집



지원자격

- 미취업 청년 및 경력 보유자(경력단절), 만18~40세 (군필) 대상
- 학력무관 (전공 관련자 우대 선발/ 반도체, 전자, 통신, 전기)

교육장소

경기도기술학교 반도체 강의장

우대사항

- 수당 : 출석 80% 이상 20만원 지급
- 통학버스 운영(망포역, 병점역, 수원노선)
- 기숙사 운영(무료 / 통학 먼 거리 순 배정)
- 구내식당 운영 : 1일 3식(무료), 토요일 조식, 중식 제공

접수방법

• 경기도기술학교 홈페이지 (www.gjf.or.kr/gti.index.do)

• 수강신청

 교육접수 > (아날로그 SoC 배치 설계) layout Designo

• 제출서류

 학력증명서 / 토익성적 / 성적증명서 / 수상실적 / 논문실적 등

교육문의

• 경기도기술학교 교육지원팀 031-270-9920

• e-mail : josungomusin@gjf.or.kr

과정명 | 아날로그 SoC 배치 설계 layout Design

1차 교육 기본설계교육

교육기간	2020.06.08 ~ 2020.08.31
교육내용	『(아날로그 SoC 배치 설계) layout Design』 1. 반도체 개요 및 기초교육 2. SoC IP Block Design theory 3. Unix(linux) 4. layout Design(Virtuoso) 5. layout Design(Tanner) 6. PCB ARTWork(PADS) 7. 아두이노(Firmware)
면접일	2020.06.01
개강일	2020.06.08

2차 교육 실무검증교육

교육기간	2020.09.01 ~ 2020.12.19
교육내용	『(실무검증)Verification Project』 - 기업 실무형 프로젝트 - 검증제작 산출물 1) ASIC 제작 2) MPW wafer 제작 3) PKG 제작 4) PCB 제작 5) 회로 TEST 6) 포트폴리오 제작
면접일	1차 수료자 수강
개강일	2020.09.01